

No active trail

DELPHION

Select CR

RESEARCH**PRODUCTS****INSIDE DELPHION**[Log Out](#) [Work Files](#) [Saved Searches](#)[My Account](#)Search: [Quick/Number](#) [Boolean](#) [Advanced](#) [Derwent](#)

The Delphion Integrated View

Get Now: PDF | [More choices...](#)Tools: Add to Work File: [Create new Work File](#) View: [Expand Details](#) | [INPADOC](#) | Jump to: [Top](#) Go to: [Derwent](#) [Email this to a](#)

🔍 Title: **WO0039634A1: ELECTROOPTIC DEVICE, METHOD OF MANUFACTURE THEREOF, AND ELECTRONIC DEVICE**[\[French\]](#)

🔍 Derwent Title: Electrooptic device, method of manufacture thereof, and electronic device [\[Derwent Record\]](#)

🔍 Country: **WO** World Intellectual Property Organization (WIPO)

🔍 Kind: **A1** Publ. of the Int. Appl. with Int. search report i

🔍 Inventor: **MURADE, Masao**; Seiko Epson Corporation, 3-5, Owa 3-chome, Suwa-shi, Nagano 392-8502, Japan

🔍 Assignee: **SEIKO EPSON CORPORATION**, 4-1, Nishi-Shinjuku 2-chome, Shinjuku-ku., Tokyo 163-0811, Japan
[News, Profiles, Stocks and More about this company](#)

🔍 Published / Filed: **2000-07-06** / 1999-12-27

🔍 Application Number: **WO1999JP0007382**

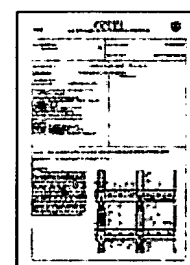
🔍 IPC Code: **G02F 1/1368**;

🔍 ECLA Code: **G02F1/1362B**; G02F1/1362H;

🔍 Priority Number: 1998-12-28 **JP1998000373588**

🔍 Abstract: An active matrix TFT electrooptic device has a comparatively simple structure, in which pixel electrodes and a semiconductor layer are connected through conductors while increasing the aperture ratio and image quality. The electrooptic device includes a TFT array substrate (10) on which TFTs (30), data lines (6a), scanning lines (3a), capacitor lines (3b) and pixel electrodes (9a) are formed. The pixel electrodes and TFTs are electrically connected through a first barrier layer (80a) and contact holes (8a, 8b). A second barrier layer (80b), wider than the data lines, overlaps the pixel electrodes and defines the pixel aperture areas. \$L'invention concerne un dispositif électro-optique à matrice TFT active, qui possède une structure relativement simple, dans laquelle les électrodes de pixels et une couche semi-conductrice sont reliées à travers des conducteurs; elle permet en même temps d'augmenter le taux d'ouverture et d'améliorer la qualité de l'image. Le dispositif électro-optique comprend un substrat de réseau TFT actif (10) dans lesquels sont formés les transistors TFT (30), les lignes de données (6a), les lignes de balayage (3a), les lignes de capacités (3b) et les électrodes de pixels (9a). Les électrodes de pixels et les transistors TFT sont connectés électriquement à travers une première couche barrière (80a) et des trous de contact (8a, 8b). Une deuxième couche barrière (80b), dont la largeur est supérieure à celle des lignes de données, recouvre les électrodes de pixels et définit les zones d'ouverture des pixels. [\[French\]](#)

🔍 Attorney, Agent **SUZUKI, Kisaburo** ;


High
ResolLow
Resoluti

70 pag

or Firm: [INPADOC](#) [Show legal status actions](#) [Get Now: Family Legal Status Report](#)
 Legal Status: [Designated](#) CN JP KR US
 Country:
[Family:](#) [Show 8 known family members](#)

[Forward](#) **Go to Result Set: Forward references (1)**

References:

PDF	Patent	Pub.Date	Inventor	Assignee	Title
	US6850292	2005-02-01	Murade; Masao	Seiko Epson Corporation	Electric-optic device, method of fabricating the same, and electronic apparatus

[Other Abstract](#)
Info:

None



[Nominate this for the Gallery...](#)

Copyright © 1997-2005 The Thomson Corp

[Subscriptions](#) | [Web Seminars](#) | [Privacy](#) | [Terms & Conditions](#) | [Site Map](#) | [Contact Us](#) | [Help](#)